



COPY OF PAPERS
ORIGINALLY FILED

PATENT
Docket No. JCLA6997
page 1

2871

IN THE UNITED STATE PATENT AND TRADEMARK OFFICE

In re application of : IVAN YANG-EN WU et al.

Application No. : 10/055,545

Filed : January 22, 2002

MULTI-DOMAIN VERTICAL ALIGNMENT
For : LIQUID CRYSTAL DISPLAY

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

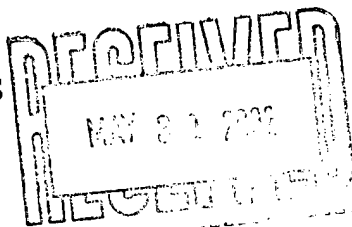
May 6 2002
(Date)

Jiawei Huang, Reg. No. 43,330

Examiner :

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

Sir:



RECEIVED
MAY 20 2002
800 MAIL ROOM

Transmitted herewith is a certified copy of Taiwan Application No. 90123278 filed on September 21, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA6997).

Date: 5/6/2002

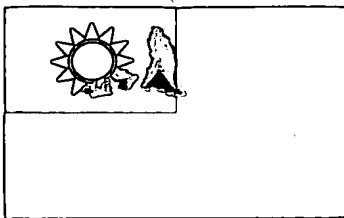
By:
Jiawei Huang
Registration No. 43,330

Please send future correspondence to:

J. C. Patents
4 Venture, Suite 250
Irvine, California 92618
(949) 660-0761

JCLF16A97

10/055,545



RECEIVED

MAY 20 2002

TC 2800 MAIL ROOM



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 09 月 21 日
Application Date

申請案號：090123278
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長

Director General

陳明邦

發文日期：西元 2002 年 2 月 20 日
Issue Date

發文字號：09111002539
Serial No.

申請日期	
案 號	90123278
類 別	

A4
C4



(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	多區域垂直排列型液晶顯示器
	英 文	
二、發明 創作人	姓 名	1 吳仰恩 2 陳伯綸
	國 籍	中華民國
	住、居所	1 台北市北寧路 58-3 號 1 樓 2 嘉義市光華路 77 號
三、申請人	姓 名 (名稱)	友達光電股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區新竹市力行二路一號
	代 表 人 姓 名	李焜耀

裝

訂

線

經濟部智慧財產局員工消費合作社印製

四、中文發明摘要(發明之名稱： 多區域垂直排列型液晶顯示器)

一種多區域垂直排列型液晶顯示器，係由一具有彩色濾光片之基板、一液晶層與一薄膜電晶體陣列基板所組成。其中，薄膜電晶體陣列基板上包括陣列排列之薄膜電晶體與畫素電極，而畫素電極上具有數個突起結構與狹縫，且具有一上表面平坦之介電層覆蓋於畫素電極上，使得突起結構上之介電層較薄或是將突起結構之上表面暴露出。而暴露出之突起結構與狹縫相間再搭配覆蓋其上之介電層，不但具有平坦化的效果，更可將畫素電極所產生之電場扭曲，以使液晶分子達到不同方向傾倒的效果，進而將同一畫素電極上之液晶層分為多個區域。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (/)

本發明是有關於一種液晶顯示器 (Liquid Crystal Display)，且特別是有關於一種多區域垂直排列 (Multi-Domain Vertical Alignment, MVA) 型液晶顯示器。

目前的液晶顯示器正朝向顯示量增大、高亮度、高對比、大視角、大面積以及全彩化的趨勢發展。隨著液晶顯示器的演進，由於液晶顯示器的視角 (View angle) 問題，因此會將顯示用之液晶區隔成多區域，以使得液晶分子呈現多個方向的傾倒，以增進液晶顯示器的視角。

習知的多區域垂直排列型液晶顯示器中，提供一互相平行的薄膜電晶體陣列基板 (TFT Array Substrate) 與具有彩色濾光片 (Color Filter) 之基板，而薄膜電晶體陣列基板的下方以及具有彩色濾光片之基板上分別提供一下層偏光板與一上層偏光板。其中，上層偏光板與下層偏光板均只允許一互為垂直的直線偏光通過。而在兩基板之間具有一液晶層，液晶分子之長軸的排列方向約垂直於兩基板。在此多區域垂直排列液晶顯示器中，由於液晶分子之長軸與電場方向平行，因此剛開始旋轉液晶分子時，液晶分子被旋轉的速率較慢，而當液晶分子的長軸越接近電場的垂直方向時，液晶分子的旋轉速率則越快。因此，為了精確控制液晶分子的傾倒方向，通常需要以預傾角 (Pre-tilt Angle) 來控制液晶的排列方向，亦即預先使液晶分子的長軸與電場的方向具有一傾斜角度。一般常見的作法是利用狹縫 (Slit) 與突起結構 (Protrusion) 之組合，於薄膜電晶體陣列基板與具有彩色濾光片之基板上雙面加工。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明(2)

請參照第 1 圖，其繪示為習知多區域垂直排列型液晶顯示器之示意圖。薄膜電晶體陣列基板 100 上之畫素電極 101 具有數個狹縫 102，而具有彩色濾光片之基板 104 上之畫素電極 105 具有數個突起結構 106。將薄膜電晶體陣列基板 100 與具有彩色濾光片之基板 104 進行對位組裝後，每兩狹縫 102 之間下方的薄膜電晶體陣列基板 100 上具有一突起結構 106。換言之，狹縫 102 與突起結構 106 為交錯分佈，並不會位於同一鉛直線上。其中，位於兩基板 100、104 之間的液晶分子在加電壓後會因狹縫 102 與突起結構 106 而產生相同的液晶傾倒方向。

請參照第 2 圖，其繪示為習知另一種多區域垂直排列型液晶顯示器之示意圖。薄膜電晶體陣列基板 200 上之畫素電極 201 具有數個狹縫 202a，而具有彩色濾光片之基板 204 上之畫素電極 205 具有數個狹縫 202b。將薄膜電晶體陣列基板 200 與具有彩色濾光片之基板 204 進行對位組裝後，每兩狹縫 202a 之間下方的薄膜電晶體陣列基板 200 上具有一狹縫 202b。換言之，狹縫 202a 與狹縫 202b 為交錯分佈，並不會位於同一鉛直線上。其中，位於兩基板 200、204 之間的液晶分子會因狹縫 202a、202b 而在施加電壓後，產生某預期方向傾倒的現象。

習知的多區域垂直排列型液晶顯示器藉由狹縫與突起結構（或狹縫）之組合，並於薄膜電晶體陣列基板與具有彩色濾光片之基板上雙面加工，而於兩基板上的加工增加製作的成本。

（請先閱讀背面之注意事項再填寫本頁）

裝 · 訂 · 線

五、發明說明 (3)

此外，同時於兩基板上加工所形成之狹縫與突起結構，在進行組裝時會有對位上的誤差等因素影響到顯示器之品質。

因此，本發明的目的在提出一種多區域垂直排列型液晶顯示器，僅於薄膜電晶體陣列基板上進行狹縫與突起結構之加工，因此在組裝時並不會有對位誤差影響顯示品質的問題。

本發明的另一目的在提出一種多區域垂直排列型液晶顯示器，除了於薄膜電晶體陣列基板上進行狹縫與突起結構之加工以外，更形成一層介電層覆蓋於狹縫與畫素電極上，使得突起結構上方之介電層較薄或暴露出突起結構上畫素電極的表面，不但使得薄膜電晶體陣列基板的表面較為平坦，更可以藉此結構將液晶分子分成多個區域進行顯示。

為達上述目的，本發明提出一種多區域垂直排列型液晶顯示器，係由一具有彩色濾光片之基板、一液晶層與一薄膜電晶體陣列基板所組成。其中，薄膜電晶體陣列基板上包括陣列排列之薄膜電晶體與畫素電極，而畫素電極上具有數個突起結構與狹縫，且具有一上表面平坦之介電層覆蓋於畫素電極上，使得突起結構上方之介電層較薄或暴露出突起結構上畫素電極的表面。其中，覆蓋於狹縫或部分畫素電極上之介電層會使其上方之電位較低。而突起結構上方的部分，由於畫素電極上方之介電層較薄甚至直接暴露出畫素電極，因此其電位會較高。故藉由突起結構

五、發明說明(4)

與狹縫相間再搭配覆蓋其上之介電層，不但可以使得畫素電極上方平坦化，更可將畫素電極所產生之電場扭曲，以使液晶分子達到不同方向傾倒的效果，進而將同一畫素電極上之液晶層分為多個區域，以形成多區域垂直排列型液晶顯示器。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示為習知多區域垂直排列型液晶顯示器之示意圖；

第 2 圖繪示為習知另一種多區域垂直排列型液晶顯示器之示意圖；

第 3A 圖至第 3E 圖繪示為依照本發明一較佳實施例中薄膜電晶體陣列基板之製作流程圖；

第 4 圖繪示為依照本發明一較佳實施例中多區域垂直排列型液晶顯示器中畫素之俯視圖；

第 5 圖繪示為第 4 圖中薄膜電晶體陣列基板沿著 A-A 剖面之剖面示意圖；

第 6 圖繪示為依照本發明一較佳實施例中薄膜電晶體陣列基板上將兩個畫素組合之示意圖；

第 7 圖繪示為依照本發明一較佳實施例中突起結構與狹縫上方液晶分子長軸的分佈情況與其穿透率 (Transmittance) 之示意圖；以及

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(5)

第 8 圖繪示為依照本發明一較佳實施例中突起結構與狹縫上方液晶分子長軸的分佈情況與其電場強度(等電位線)分佈之示意圖。

圖式之標示說明：

- 100、200：薄膜電晶體陣列基板
- 101、105、201、205：畫素電極
- 102、202a、202b：狹縫
- 104、204：具有彩色濾光片之基板
- 106：突起結構
- 300：基板
- 302：閘極
- 304：介電層
- 306：非晶矽層
- 308：摻雜非晶矽層
- 309：突起結構
- 310：源極
- 312：汲極
- 314：保護層
- 316：接觸窗開口
- 318：畫素電極
- 320：狹縫
- 322：介電層

較佳實施例

首先請參照第 3A 圖至第 3E 圖，其繪示為依照本發

五、發明說明(6)

明一較佳實施例中薄膜電晶體陣列基板之製作流程圖。首先，請先參照第 3A 圖，形成一金屬層於絕緣基板 300 上，再以第一道光罩製程於絕緣基板 300 上形成閘極 302，而閘極 302 之材質例如為鉻金屬。

接著請參照第 3B 圖，於絕緣基板 300 上形成一介電層 304，其材質例如為氮化矽(SiN_x)材質。接著再於介電層 304 上形成一非晶矽層 306(a-Si)以及一摻雜非晶矽層 308($\text{n}^+ \text{a-Si}$)，藉由第二道光罩製程，將位於閘極 302 上方的非晶矽層 306 與摻雜非晶矽層 308 保留，以作為形成源極/汲極之前置基礎。此外，並藉由第二道光罩製程，於畫素電極上預定之位置，保留部分之非晶矽層 306 以形成至少一突起結構 309，突起結構 309 之寬度例如為 10 微米，而厚度例如為 0.2 微米至 0.3 微米。

接著請參照第 3C 圖，形成一金屬層，例如為鉻金屬於絕緣基板 300 上，再以第三道光罩製程將閘極 302 上方之部分金屬層、摻雜非晶矽層 308 以及非晶矽層 306 移除，以形成分離之源極 310 與汲極 312。

接著請參照第 3D 圖，在源極 310 與汲極 312 形成之後，為了防止薄膜電晶體元件被刮傷與提升元件操作特性，形成一保護層 314 於絕緣基板 300 上，保護層 314 之材質例如為氮化矽材質。再以第四道光罩製程，將位於源極 310 上方之保護層 314 移除一小區域至暴露出部分源極 310 為止，以形成一接觸窗開口 316。

接著請參照第 3E 圖，由於薄膜電晶體液晶顯示器的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

操作是利用光閥原理來控制光線是否可以通過液晶顯示器，用以顯示這些畫素的電極必須具備導電及透光特性，因此例如利用氧化銮錫層做為畫素電極 318，將氧化銮錫層例如是以物理氣相沈積方式形成填入接觸窗開口 316 中，並覆蓋於絕緣基板 300 與突起結構 309 上。接著藉由第五道光罩製程形成畫素電極 318。其中，以第五道光罩製程可於畫素電極 318 上形成至少一狹縫 320，狹縫 320 的寬度例如為 8 微米至 10 微米，而狹縫 320 的延伸方向例如與突起結構 309 之延伸方向平行。然而，視製程需求，狹縫 320 的延伸方向亦可不平行於突起結構 309 之延伸方向。

同樣請參照第 3E 圖，在第五道光罩製程之後，形成一上表面平坦之介電層 322 於畫素電極 318 上方，以達到畫素電極 318 表面平坦化的作用，其中介電層 322 可以為例如氮化矽(SiN_x)，氧化矽或其他有機物質等之介電材料所形成者。此介電層 322 例如可以暴露出突起結構 309 上方之畫素電極 318 表面或是僅以很小之厚度覆蓋於突起結構 309 上方之畫素電極 318 上。由於覆蓋於畫素電極上之介電層 322 因位置的不同而會有厚度上之差異，故藉由介電層 322 的厚度差異，可以有效的將畫素電極 318 上方所產生的電場扭曲，使得在畫素電極 318 上不同位置的液晶分子會因不同的電場強度而達到不同方向傾倒的效果。

接著請同時參照第 4 圖與第 5 圖，其中，第 4 圖繪示為依照本發明一較佳實施例中多區域垂直排列型液晶顯

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(8)

示器中畫素之俯視圖。而第 5 圖繪示則為第 4 圖中薄膜電晶體陣列基板沿著 A-A 剖面之剖面示意圖。於第 4 圖的畫素俯視圖與第 5 圖中可以清楚得知，薄膜電晶體包括閘極 302、源極 310、汲極 312 與非晶矽層 306 等位於畫素的角落與畫素電極 318 電性連接。畫素電極 318 上具有至少一狹縫 320 與絕緣基板 300 上之突起結構 309 交錯分佈，狹縫 320 與突起結構 309 的延伸方向例如為互相平行。此外，由於畫素電極 318 覆蓋於突起結構 309 上，所以突起結構 309 上方之畫素電極 318 亦會突起。

於畫素電極 318 上方更覆蓋了一介電層 322，介電層 322 例如具有一平坦的上表面以將狹縫 320 填滿，並將突起結構 309 上方之畫素電極 318 裸露出來亦或是僅以很小之厚度覆蓋於突起結構 309 上方之畫素電極 318 上。藉由裸露出之畫素電極 318(亦或是僅以很小之介電層 322 厚度覆蓋於突起結構 309 上方之畫素電極 318)、被介電層 322 覆蓋之畫素電極 318 以及狹縫 320 可以使電場扭曲，進而使絕緣基板 300 上方的液晶分子達到不同方向傾倒的效果。

接著請參照第 6 圖，其繪示為依照本發明一較佳實施例中薄膜電晶體陣列基板上將兩個畫素組合之示意圖。兩個畫素之間例如以儲存電容（未繪示）相間隔，並將兩個畫素中的狹縫 320 與突起結構 309 的延伸方向作不同的設計，以達到廣視角的顯示品質。

接著請參照第 7 圖，其繪示為依照本發明一較佳實

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(9)

施例中突起結構與狹縫上方液晶分子長軸的分佈情況與其穿透率之示意圖。第 7 圖中，橫軸代表薄膜電晶體陣列基板上之位置，左邊縱軸代表兩基板之間距，而右邊縱軸代表光穿透率。由第 7 圖可清楚得知，圖中之突起結構之中央部位與圖左右兩側之狹縫上方的液晶層之光穿透率幾乎為零，而其他位置上方液晶層的光穿透率分佈很均勻，約介於 0.8 至 0.9 之間。

最後請參照第 8 圖，其繪示為依照本發明一較佳實施例中突起結構與狹縫上方液晶分子長軸的分佈情況與其電場強度（等電位線）分佈之示意圖。其中突起結構（位於圖中央部位）及狹縫（位於圖左右兩側）於圖中之對應位置與第 7 圖相同；由第 8 圖可清楚得知，突起結構上方的電場分佈會較狹縫上方的電場分佈強。就整個液晶顯示器而言，薄膜電晶體陣列基板上的突起結構、狹縫再搭配介電層，使得電場的扭曲會出現在突起結構與狹縫上方（如第 8 圖所繪示），這樣的電場扭曲對於液晶分子傾倒方向上的控制有很大的助益。

綜上所述，本發明至少具有下列優點：

1. 本發明於薄膜電晶體陣列基板上同時形成突起結構與狹縫，可避免薄膜電晶體陣列基板與具有彩色濾光片之基板對位上之誤差。

2. 本發明形成一層介電層於畫素電極上方，使得薄膜電晶體陣列基板具有較佳的平坦化效果，使得液晶分子間隙較為均勻，進而增進顯示品質。

五、發明說明(10)

3.本發明形成一層介電層於畫素電極上方，可將畫素電極所產生之電場扭曲，以使液晶分子達到不同方向傾倒的效果，進而將同一畫素電極上之液晶層分為多個區域。

4.本發明於不同畫素中的突起結構之延伸方向可以設計成不同方向，使其在不同的畫素中分別形成不同方向的多個區域，同時藉由數個畫素之組合以達到廣視角的顯示目的。

5.本發明中所形成之狹縫與突起結構以及之後形成的介電層，皆與目前薄膜電晶體液晶顯示器的五道製程相容。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

- 1.一種多區域垂直排列型液晶顯示器，至少包括：
一第一基板，該第一基板上具有複數個薄膜電晶體、複數個凸起結構以及複數個畫素電極，其中，該些畫素電極位於該基板上且覆蓋於該些突起結構上，並具有複數個狹縫，該第一基板上更具有一介電層，該介電層配置於該些畫素電極與該些狹縫上且具有一平坦之上表面；
一第二基板；以及
一液晶層，該液晶層位於該第一基板與該第二基板之間。
- 2.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該第一基板、第二基板為玻璃基板。
- 3.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該第一基板係為薄膜電晶體陣列基板。
- 4.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該第二基板上至少包括複數個黑矩陣與複數個彩色濾光片。
- 5.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該些突起結構與該些狹縫的延伸方向係為互相平行。
- 6.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該些突起結構與該些狹縫的延伸方向係不互相平行。
- 7.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該些突起結構係與該些狹縫相間排列。

六、申請專利範圍

8.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該介電層係暴露出該些突起結構上方之該畫素電極表面。

9.如申請專利範圍第 1 項所述之多區域垂直排列型液晶顯示器，其中該介電層係以一厚度覆蓋於該些突起結構上方之該畫素電極表面。

10.一種薄膜電晶體陣列基板，至少包括：

一基板；

複數個凸起結構，該些突起結構位於該基板上；

複數個薄膜電晶體，該些薄膜電晶體位於該基板上，以提供一電場；

複數個畫素電極，該些畫素電極位於該基板上且覆蓋於該些突起結構，並具有複數個狹縫，其中，該些突起結構係與該些狹縫相間；以及

一介電層，該介電層覆蓋於該些畫素電極與該些狹縫上，該介電層具有一平坦之上表面。

11.如申請專利範圍第 10 項所述之薄膜電晶體陣列基板，其中該基板為玻璃基板。

12.如申請專利範圍第 10 項所述之薄膜電晶體陣列基板，其中該些突起結構與該些狹縫之延伸方向係為互相平行。

13.如申請專利範圍第 10 項所述之多區域垂直排列型液晶顯示器，其中該些突起結構與該些狹縫的延伸方向係不互相平行。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

六、申請專利範圍

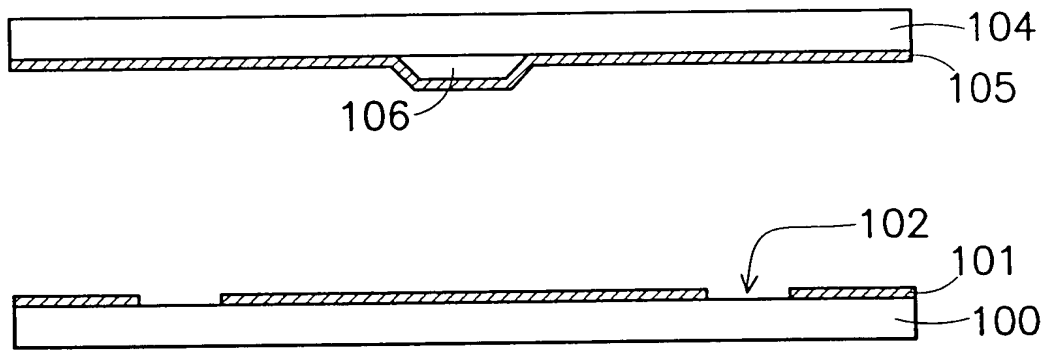
14.如申請專利範圍第 10 項所述之多區域垂直排列型液晶顯示器，其中該些突起結構係與該些狹縫相間排列。

15.如申請專利範圍第 10 項所述之多區域垂直排列型液晶顯示器，其中該介電層係暴露出該些突起結構上方之該畫素電極表面。

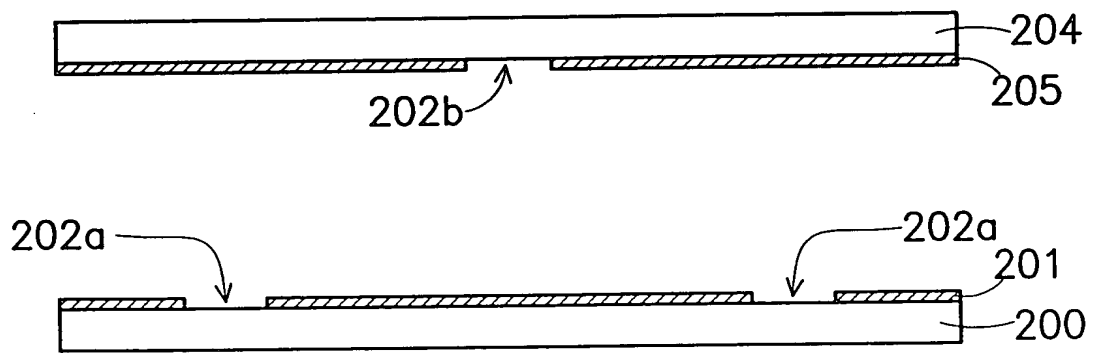
16.如申請專利範圍第 10 項所述之多區域垂直排列型液晶顯示器，其中該介電層係以一厚度覆蓋於該些突起結構上方之該畫素電極表面。

(請先閱讀背面之注意事項再填寫本頁)

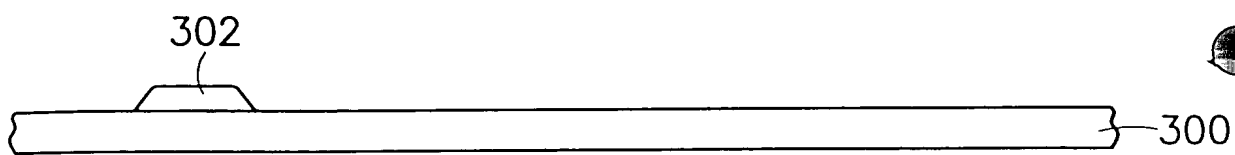
裝
訂
線



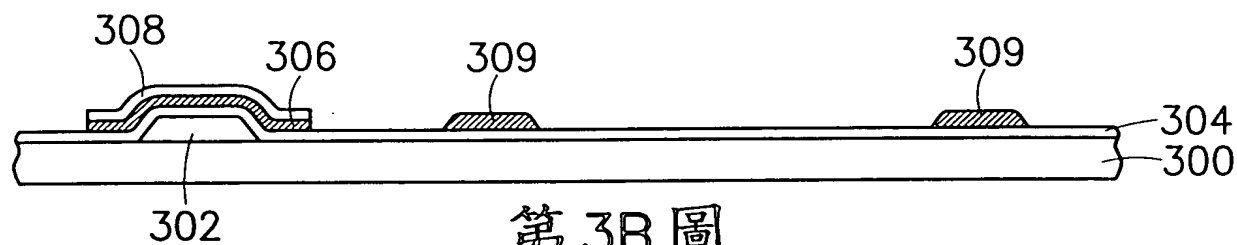
第 1 圖



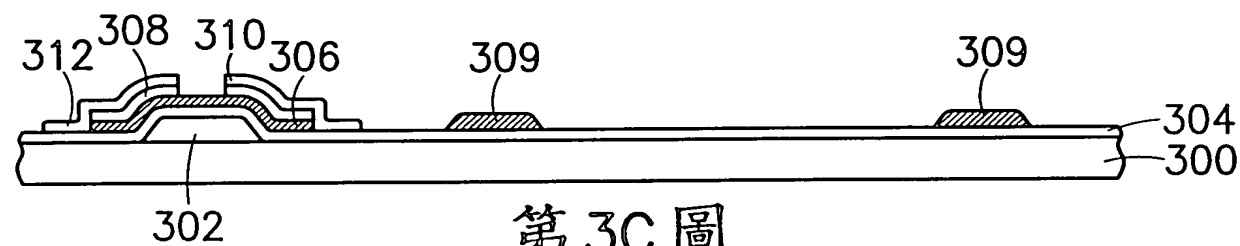
第 2 圖



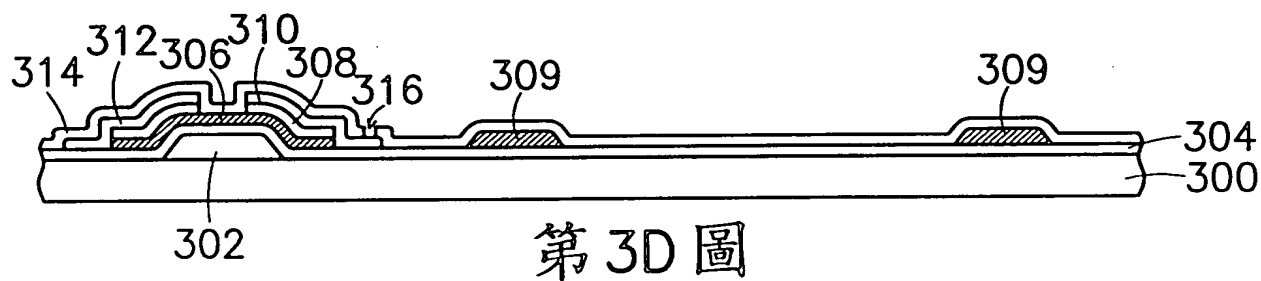
第 3A 圖



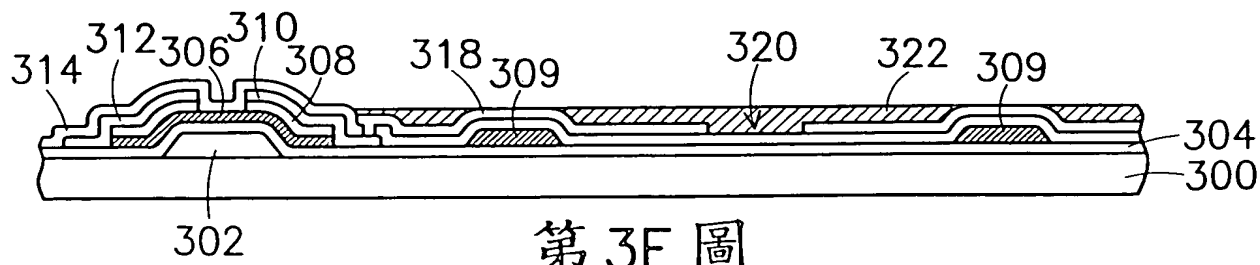
第 3B 圖



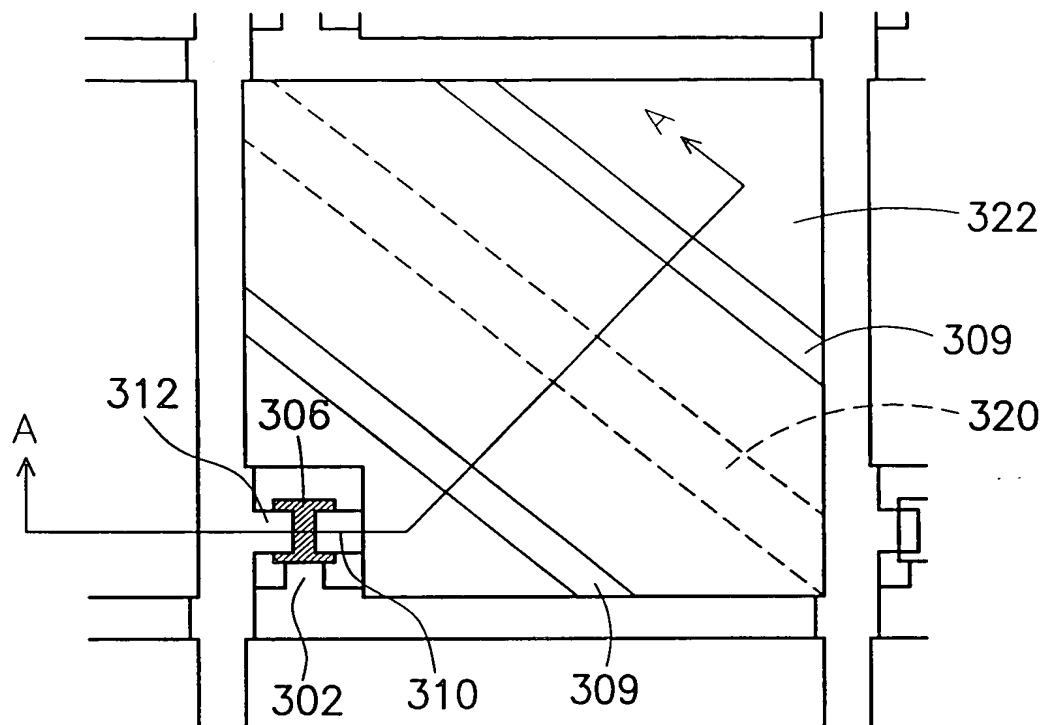
第 3C 圖



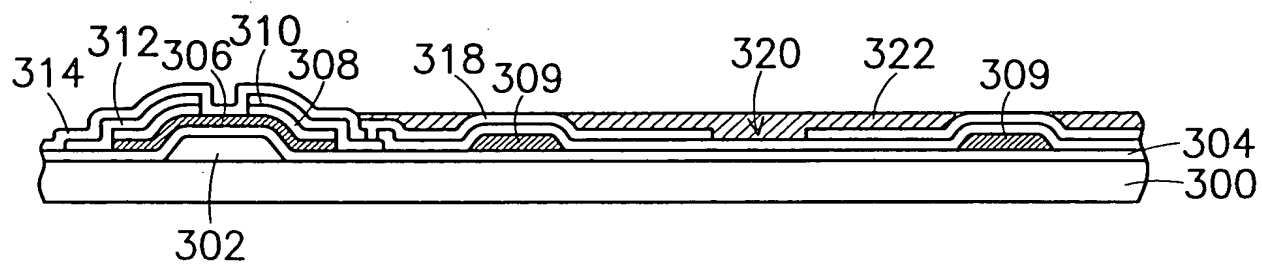
第 3D 圖



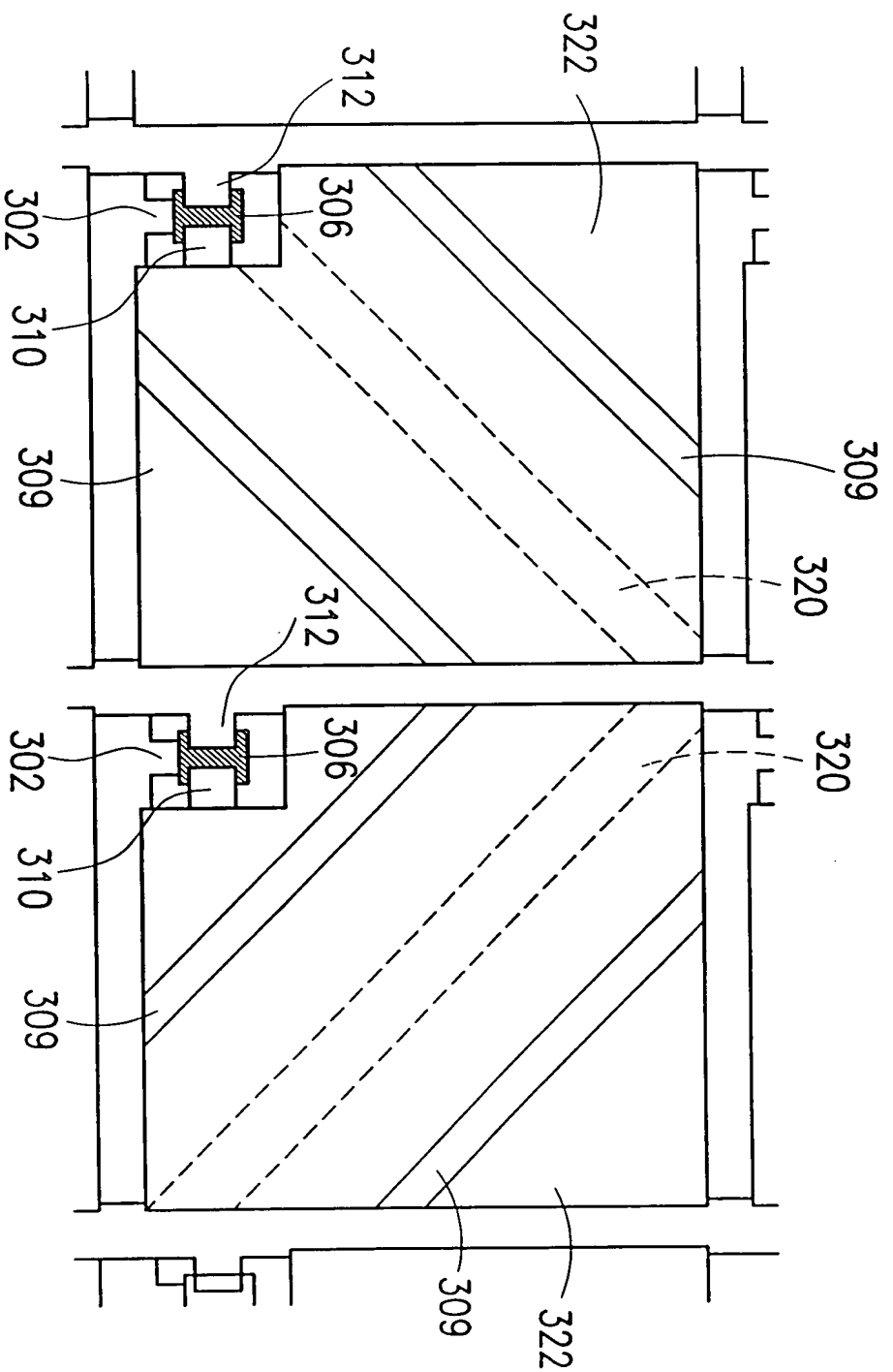
第 3E 圖



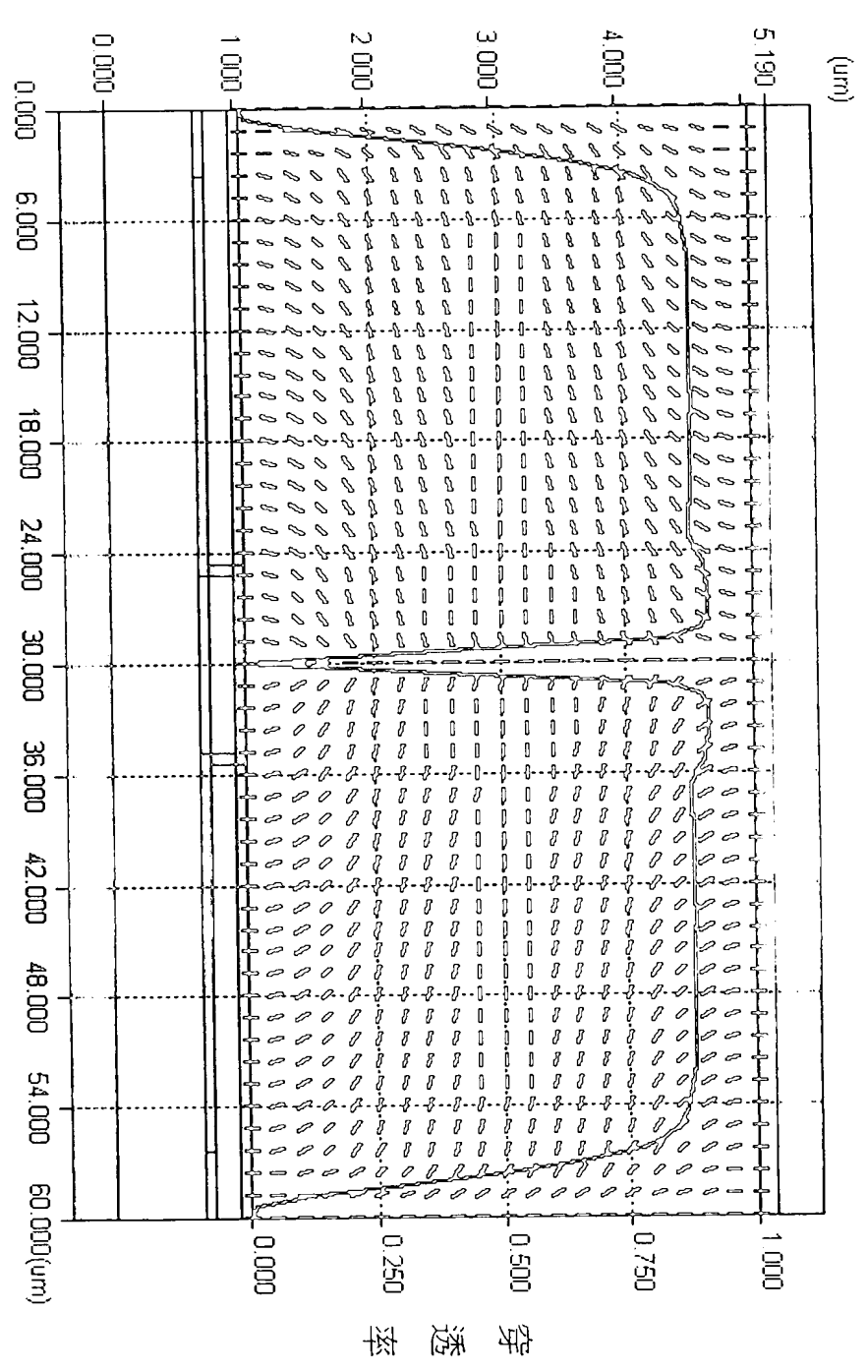
第 4 圖



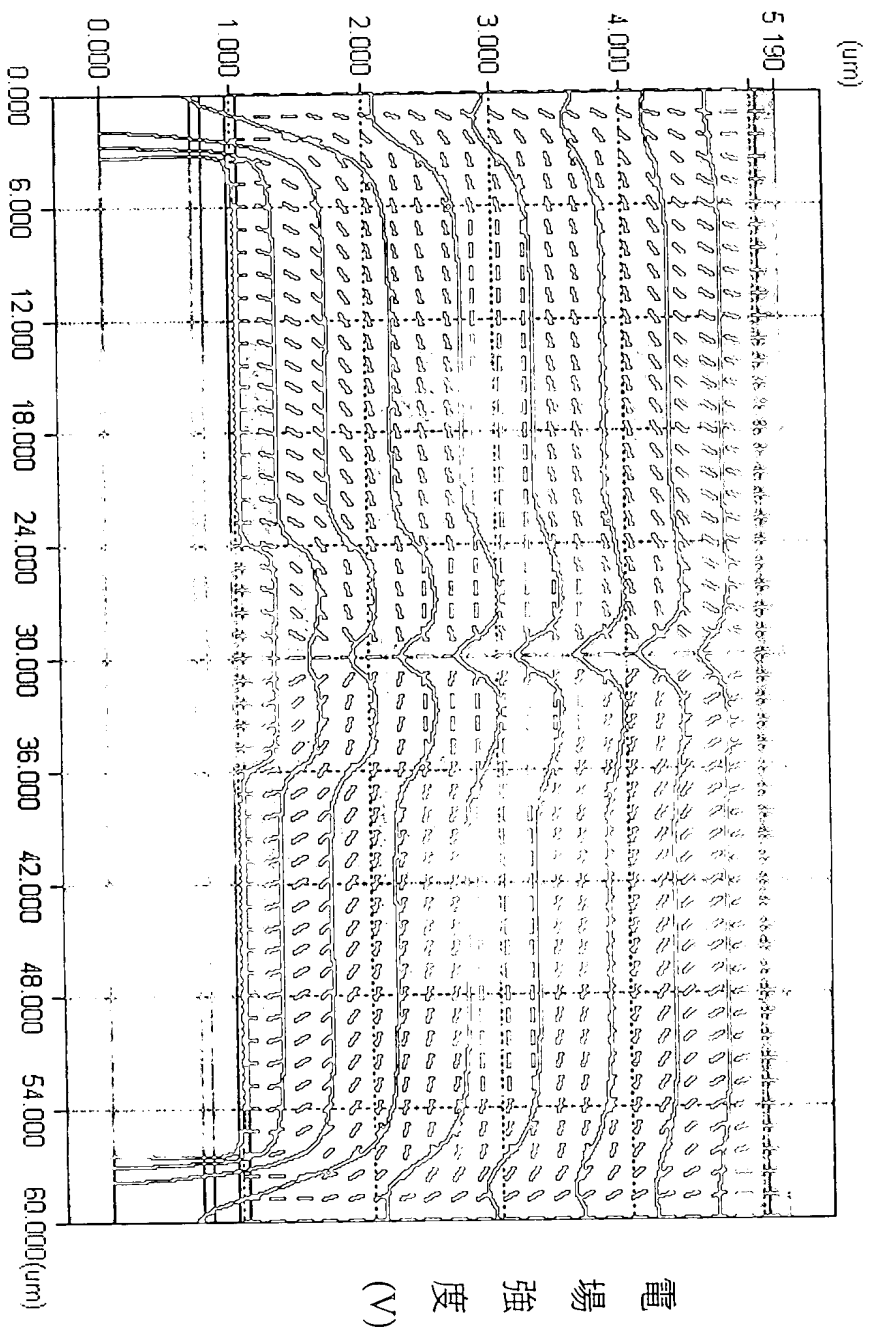
第 5 圖



第 6 圖



第7圖



第8圖